

XT070LTD23C3.0A_A9 液晶显示模块 用户手册

版本信息

日期	版本号	更新内容及说明	备注
25.7.31	A0	初版发行	初版



1、功能介绍

XT070LTD23C3.0A_A9 是欣瑞达信息技术有限公司开发的 DVI-I 接口液晶显示模块，该产品基于 7 英寸真彩高清高亮液晶屏和五点电容式触摸屏开发，客户端接口包含 8bit LVDS 数据接口和 USB 触摸屏控制接口，模块驱动板集成了显示屏所需的各种复杂电源模块，便于客户使用。

2、Block Diagram

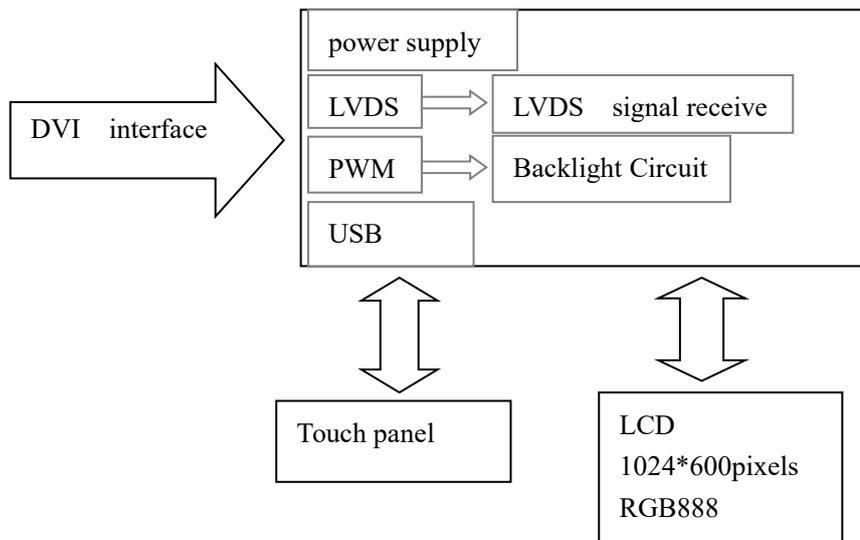
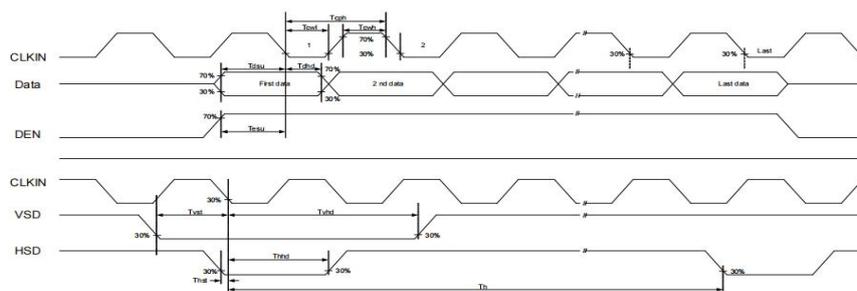


图 2.1.Block Diagram

2.2 AC Electrical Characteristics

Parameter	Symbol	Spec.			Unit	Condition
		Min.	Typ.	Max.		
DVDD Power On Slew Rate	TPOR	-	-	20	ms	From 0V to 90% DVDD
RSTB Pulse Width	TRst	50	-	-	us	DCLK=65MHz
DCLK Cycle Time	Tcph	14	-	-	ns	
DCLK Pulse Duty	Tcwh	40	50	60	%	
VSD Setup Time	Tvst	5	-	-	ns	
VSD Hold Time	Tvhd	5	-	-	ns	
HSD Setup Time	Thst	5	-	-	ns	
HSD Hold Time	Thhd	5	-	-	ns	
Data Setup Time	Tdsu	5	-	-	ns	D0[7:0],D1[7:0],D2[7:0] to DCLK
Data Hold Time	Tdhd	5	-	-	ns	D0[7:0],D1[7:0],D2[7:0] to DCLK
DEN Setup Time	Tesu	5	-	-	ns	
DEN Hold Time	Tehd	5	-	-	ns	

2.3 AInput clock and data timing diagram



2.4 Timing

<http://www.xrd-lcd.com> 3 / 8

Tel: 0755-26018666、400-069-8808

DE mode

Parameter	Symbol	Spec.			Unit
		Min.	Typ.	Max.	
DCLK frequency	fclk	40.8	51.2	67.2	MHz
Horizontal display area	thd		1024		DCLK
HSD period	th	1114	1344	1400	DCLK
HSD blanking	thb+thfp	90	320	376	DCLK
Vertical display area	tvd		600		T _H
VSD period	tv	610	635	800	T _H
VSD blanking	tvbp+tvfp	10	35	200	T _H

DE mode (1024x600)

HV mode

• Horizontal timing

Parameter	Symbol	Spec.			Unit
		Min.	Typ.	Max.	
DCLK frequency	fclk	44.9	51.2	63	MHz
Horizontal display area	thd		1024		DCLK
HSD period	th	1200	1344	1400	DCLK
HSD pulse Width	thpw	1	-	140	DCLK
HSD back porch	thbp		160		DCLK
HSD front porch	thfp	16	160	216	DCLK

HV mode horizontal timing (1024x600)

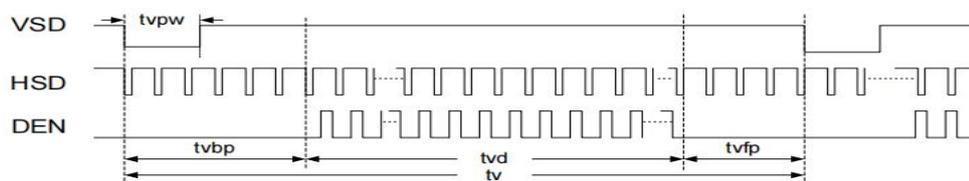
• Vertical timing

Parameter	Symbol	Spec.			Unit
		Min.	Typ.	Max.	
Vertical display area	tvd		600		T _H
VSD period	tv	624	635	750	T _H
VSD pulse width	tvpw	1	-	20	T _H
VSD back porch	tvbp		23		T _H
VSD front porch	tvfp	1	12	127	T _H

HV mode vertical timing (1024x600)

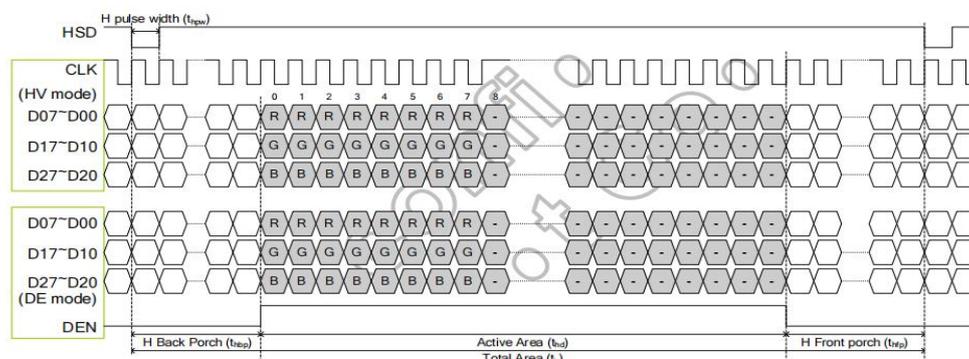
2.5 Data Input Format

• Vertical timing



Vertical input timing diagram

• Horizontal timing



Horizontal input timing diagram

3、规格参数

显示性能参数

<http://www.xrd-lcd.com> 4 / 8

Tel: 0755-26018666, 400-069-8808

深圳欣瑞达信息技术有限公司—用户手册

参数	数据	说明
颜色	65K(65536)色	24bit 调色板 RGB (8R8G8B)
显示尺寸 (A.A.)	154.08 (长)*85.92 (宽) mm	1024*600 像素模式
分辨率	1024*600 像素	-
背光模式	LED	-
背光亮度	900 nit±50	屏幕亮度随外部环境光照强度变化而变化 同时支持外部 PWM 信号调节亮度
背光寿命 (h)	≥30000 小时	亮度降为 50%

电性能参数

参数	测试条件	最小值	典型值	最大值	单位
工作电压	VDD	4.5	5.0	5.5	V
工作电流	VDD=+5V,背光亮度最大	-	900	-	mA
	VDD=+5V, 背光亮度最暗	-	60	-	mA
BL PWM	Input high voltage	3.0	3.3	-	V
BL PWM	Input low voltage	GND	-	0.3	V
BL PWM	BL PWM frequency	20kHz		1MHz	

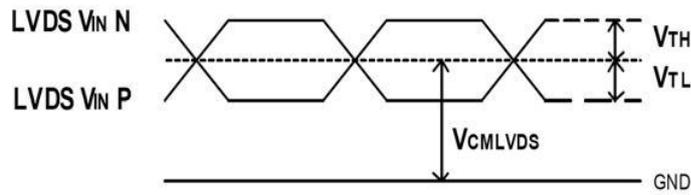
推荐工作电源：5V 2A 的直流稳压电源

可靠性参数

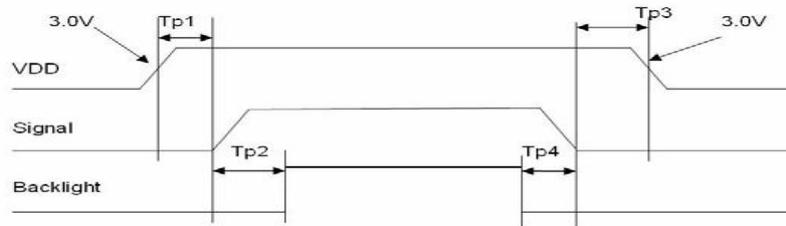
参数	测试环境	最小值	典型值	最大值	单位
工作温度	5V 电压, 湿度 60%	-25	25	70	°C
储存温度	-	-30	25	80	°C
工作湿度	-	10%	60%	90%	RH
三防处理	-	-	有	-	-
ESD 防护等级	3C ESD-20	-	CLASS 3	-	-
出厂前老化时间	-	-	8	-	H
紫外等级	1.35w/m ² @UVA-340nm 168h				
阻燃等级	UL 94-V0				
盐雾等级	GB/T2423.17-2008 24h				

4、LVDS 特性

Items	Symbol	MIN	TYPE	MAX	Unit	Note
Differential input high Threshold	V _{TH}	-	-	100	mV	
Differential input low Threshold	V _{TL}	-100	-	-	mV	
Input Current	I _{IN}			±10	μA	
Different Input commom Mode voltage	V _{CMLVDS}	1.65	-	2.1	V	

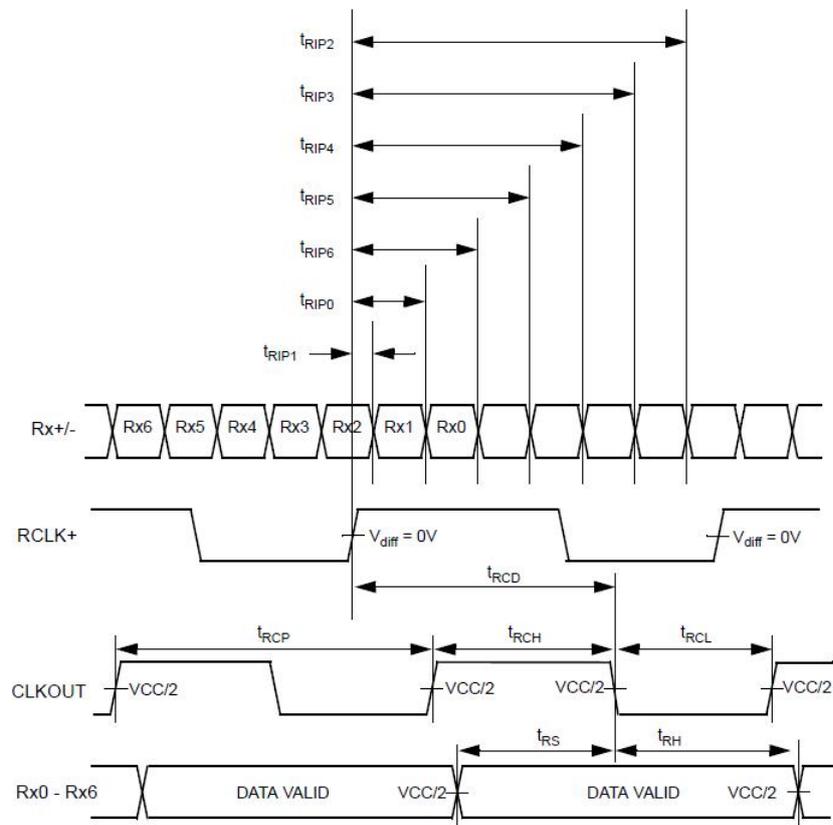


POWER ON/OFF SEQUENCE



AC Characteristics(LVDS)

LVDS Input Data Position



5、LVDS 信号格式

5.1.JEIDA Format (6bit,8bit Application)

RX pin	6bit	8bit									
RA0	R2	R2	RB0	G3	G3	RC0	B4	B4	RD0	-	R0
RA1	R3	R3	RB1	G4	G4	RC1	B5	B5	RD1	-	R1
RA2	R4	R4	RB2	G5	G5	RC2	B6	B6	RD2	-	G0
RA3	R5	R5	RB3	G6	G6	RC3	B7	B7	RD3	-	G1
RA4	R6	R6	RB4	G7	G7	RC4	HS	HS	RD4	-	B0
RA5	R7	R7	RB5	B2	B2	RC5	VS	VS	RD5	-	B1
RA6	G2	G2	RB6	B3	B3	RC6	DE	DE	RD6	-	N/A

表 5.1.Data Mapping for JEIDA Format

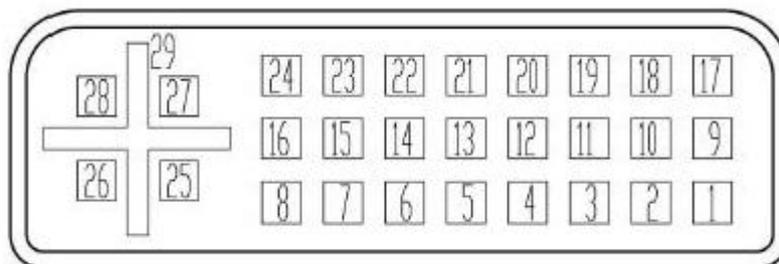
5.2.VESA Format (6bit,8bit Application)

RX pin	6bit	8bit									
RA0	R0	R0	RB0	G1	G1	RC0	B2	B2	RD0	-	R6
RA1	R1	R1	RB1	G2	G2	RC1	B3	B3	RD1	-	R7
RA2	R2	R2	RB2	G3	G3	RC2	B4	B4	RD2	-	G6
RA3	R3	R3	RB3	G4	G4	RC3	B5	B5	RD3	-	G7
RA4	R4	R4	RB4	G5	G5	RC4	HS	HS	RD4	-	B6
RA5	R5	R5	RB5	B0	B0	RC5	VS	VS	RD5	-	B7
RA6	G0	G0	RB6	B1	B1	RC6	DE	DE	RD6	-	N/A

表 5.2.Data Mapping for VSEA Format

6、P1 显示屏接口形式

系统控制板 LCD 信号接口采用 29PIN DVI-I 插座作为连接器，接口示意图如下 1.1

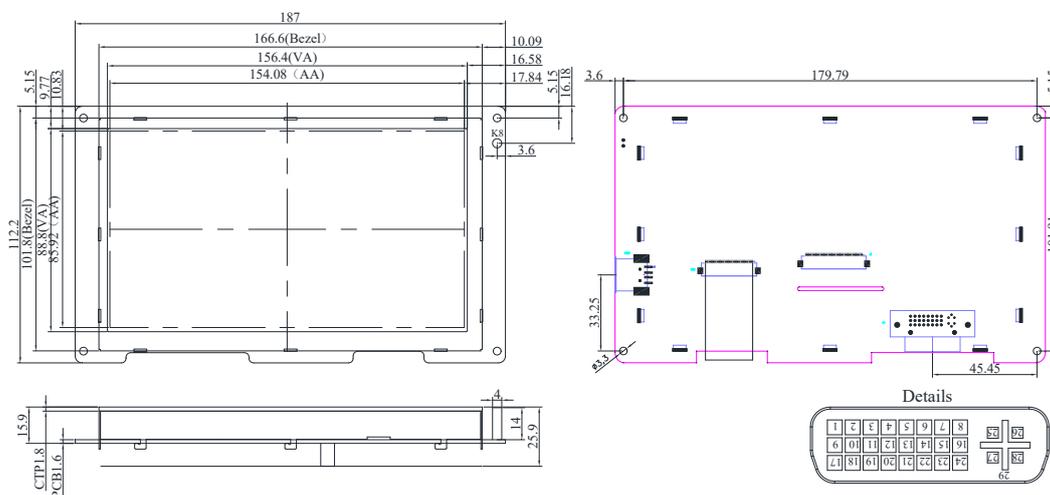


(图 1.1) 29PIN DVI-I 接口引脚定义 (P1)

引脚序	信号名称	功能	引脚序号	信号名称	功能
1	RXIN2-	负极 LVDS 差分数据输入	16	GND	地
2	RXIN2+	正极 LVDS 差分数据输入	17	RXIN0-	负极 LVDS 差分数据输入
3	GND	地	18	RXIN0+	正极 LVDS 差分数据输入
4	BL_PWM	PWM 输入背光亮度控制	19	GND	地
5	NC	不接	20	USB_DM	USB-信号
6	VDD	+5V 输入电源	21	USB_DP	USB+信号
7	VDD	+5V 输入电源	22	GND	地
8	VDD	+5V 输入电源	23	RXCLK +	正极 LVDS 差分时钟输入
9	RXIN1-	负极 LVDS 差分数据输入	24	RXCLK -	负极 LVDS 差分时钟输入
10	RXIN1+	正极 LVDS 差分数据输入	25	VDD	+5V 输入电源
11	GND	地	26	VDD	+5V 输入电源
12	RXIN3-	负极 LVDS 差分数据输入	27	NC	不接
13	RXIN3+	正极 LVDS 差分数据输入	28	NC	不接
14	VDD	+5 输入电源	29	GND	地
15	GND	地			

7、机械尺寸

- 机械尺寸参考如下图所示，未注公差为±0.30，单位：mm



电容屏触摸原理及使用注意事项

1. 电容屏触摸的原理：

当手指触摸电容屏时，由于人体是一个导体，手指与电容屏表面的导电层之间会形成一个电容。这个电容会改变屏幕表面的电场分布，使得触摸点处的电荷量发生变化。电容屏通过检测这些电荷量的变化来确定触摸点的位置。具体来说，电容屏在横向和纵向方向上都有许多走线构成的电极，这些电极会分别检测各自方向上的电容变化，通过触摸芯片计算不同电极上电容变化的时间差或电荷量差异等信息，就可以精确地计算出触摸点在屏幕上的坐标位置。

2. 电磁场对电容屏触摸的影响：

由于电容屏本身的触摸原理所以触摸屏对电磁环境较为敏感，应远离强电磁干扰源。像变电站、大型电机、微波炉等设备在运行时会产生强大的电磁场，这些电磁场可能会干扰触摸屏的信号传输，导致触摸操作出现延迟、错误识别等问题。如果在有大量电子设备同时运行的机房中使用触摸屏，需要确保触摸屏设备具有良好的电磁屏蔽性能，或者与强电磁干扰源保持一定的安全距离，以保证其正常工作。

3. 电容屏实际使用时需要注意的事项：

1) 电容屏整机功能测试时的注意事项：

- a. 前期样机时一定要把触控光标打开，方便观察触摸是否有跳点的情况。
- b. 电容屏的整机需要在各种工作场所分别进行测试，研发办公室、实验室、特别是老化车间、生产车间、客户实际的使用场所。
- c. 电容屏需要整机的各类工况下进行测试：如充电设备需要在各类功率模式下进行，特别最高功率输出时。
- d. 电容屏对给其供电的开关电源非常敏感，整机测试或量产时如变更物料开关电源，需要重点测试触摸是否有跳点的问题。
- e. 电容屏需要整机做高低温测试确保触摸结构的稳定性。
- f. 联系我司使用触摸工具对各类工况进行触摸干扰数据情况确认，确保触摸工况良好，不留干扰隐患。

2) 电容屏整机结构设计时的注意事项

- a. 电容触摸屏在上面加盖板时，如果 IK08 建议采购 3mm 的钢化玻璃，IK10 采用 5mm 钢化玻璃，具体的防爆测试效果以实际测试为准。
- b. 电容触摸屏的上表面和其上表面的盖板或者 PET 膜间要保持稳定的间隙，建议控制在

0.3mm-0.5mm 之间，需要采用 0.5mm 或者以下的防尘棉垫在盖板或者 PET 膜与电容触摸屏间，以防压坏触摸屏或有水印的现像。

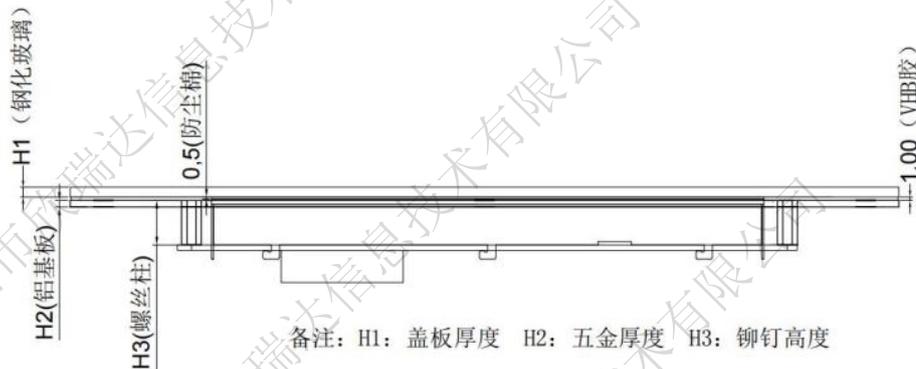
- c. 电容触摸屏与盖板之间间隙控制建议设计要求如下：

如设计加装盖板和五金固定，触摸屏上方与盖板之间 0.5MM 防尘棉。盖板 H1 厚度建议不超过 5MM。如固定在 H2 厚五金上，盖板与五金之间约 1.0MM 厚背 VHB 胶（中间屏幕处挖空），则屏的四个固定螺丝柱（含五金厚度 H2），公差 0.2MM：

$$H3(\text{铆柱}) = 0.5 (\text{防尘棉}) + 14.2 (\text{屏高}) - 1.0 (\text{VHB}) - 0.3 (\text{压实缓冲})$$

见下图：

加装五金或玻璃盖板结构设计示意图



- d. 电容触摸屏排线处和钣金之间的隔空距离需大于 3.5mm 以上，距离过近可能会导致耐压测试不能通过。示意如下：

